

J1036 U.S. PTO  
09/09/03 16518  
03/26/01



## IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

IN RE APPLICATION OF: Hiroshige GOTO

GAU:

SERIAL NO: NEW APPLICATION

EXAMINER:

FILED: HEREWITH

FOR: AMPLIFICATION TYPE SOLID-STATE IMAGING DEVICE HAVING A POTENTIAL DETECTING CIRCUIT FOR EACH UNIT CELL AND HIGH-SPEED READOUT METHOD THEREOF

## REQUEST FOR PRIORITY

ASSISTANT COMMISSIONER FOR PATENTS  
WASHINGTON, D.C. 20231

SIR:

- Full benefit of the filing date of U.S. Application Serial Number, filed, is claimed pursuant to the provisions of 35 U.S.C. §120.
- Full benefit of the filing date of U.S. Provisional Application Serial Number., filed , is claimed pursuant to the provisions of 35 U.S.C. §119(e).
- Applicants claim any right to priority from any earlier filed applications to which they may be entitled pursuant to the provisions of 35 U.S.C. §119, as noted below.

In the matter of the above-identified application for patent, notice is hereby given that the applicants claim as priority:

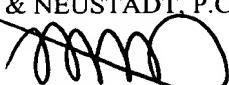
<u>COUNTRY</u>	<u>APPLICATION NUMBER</u>	<u>MONTH/DAY/YEAR</u>
JAPAN	2000-090061	March 29, 2000

Certified copies of the corresponding Convention Application(s)

- are submitted herewith
- will be submitted prior to payment of the Final Fee
- were filed in prior application Serial No. filed
- were submitted to the International Bureau in PCT Application Number . Receipt of the certified copies by the International Bureau in a timely manner under PCT Rule 17.1(a) has been acknowledged as evidenced by the attached PCT/IB/304.
- (A) Application Serial No.(s) were filed in prior application Serial No. filed ; and
- (B) Application Serial No.(s)
  - are submitted herewith
  - will be submitted prior to payment of the Final Fee

Respectfully Submitted,

OBLON, SPIVAK, McCLELLAND,  
MAIER & NEUSTADT, P.C.

  
Marvin J. Spivak  
Registration No. 24,913



**22850**

Tel. (703) 413-3000  
Fax. (703) 413-2220  
(OSMMN 10/98)

日本国特許庁  
PATENT OFFICE  
JAPANESE GOVERNMENT

J1026 U.S. PRO  
03/26/01  
09/816518

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日  
Date of Application:

2000年 3月29日

出願番号  
Application Number:

特願2000-090061

出願人  
Applicant(s):

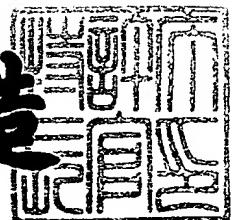
株式会社東芝

CERTIFIED COPY OF  
PRIORITY DOCUMENT

2000年10月27日

特許庁長官  
Commissioner,  
Patent Office

及川耕造



出証番号 出証特2000-3089509

【書類名】 特許願  
【整理番号】 A000000612  
【提出日】 平成12年 3月29日  
【あて先】 特許庁長官 殿  
【国際特許分類】 H04N 5/335  
【発明の名称】 固体撮像装置  
【請求項の数】 3  
【発明者】  
【住所又は居所】 神奈川県川崎市幸区小向東芝町1番地 株式会社東芝マ  
イクロエレクトロニクスセンター内  
【氏名】 後藤 浩成  
【特許出願人】  
【識別番号】 000003078  
【氏名又は名称】 株式会社 東芝  
【代理人】  
【識別番号】 100058479  
【弁理士】  
【氏名又は名称】 鈴江 武彦  
【電話番号】 03-3502-3181  
【選任した代理人】  
【識別番号】 100084618  
【弁理士】  
【氏名又は名称】 村松 貞男  
【選任した代理人】  
【識別番号】 100068814  
【弁理士】  
【氏名又は名称】 坪井 淳  
【選任した代理人】  
【識別番号】 100092196

【弁理士】

【氏名又は名称】 橋本 良郎

【選任した代理人】

【識別番号】 100091351

【弁理士】

【氏名又は名称】 河野 哲

【選任した代理人】

【識別番号】 100088683

【弁理士】

【氏名又は名称】 中村 誠

【選任した代理人】

【識別番号】 100070437

【弁理士】

【氏名又は名称】 河井 将次

【手数料の表示】

【予納台帳番号】 011567

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 固体撮像装置

【特許請求の範囲】

【請求項1】 入射光を光電変換し、発生した電荷を蓄積する第1及び第2の光電変換蓄積手段、第1及び第2の光電変換蓄積手段に蓄積された電荷を共通の電荷検出部に移送する第1及び第2の電荷読み出し手段、電荷検出部に移送された電荷を検出し、その電荷量に応じた電位を発生して垂直信号線に伝達する電位検出手段、電荷検出部に移送された電荷を排出するリセット手段、及び電位検出手段を選択的に活性化させるアドレス手段を有する単位セルを半導体基板上に二次元的に配列してなる撮像領域と、

前記撮像領域の各画素行に対応して設けられ、各単位セルの第1及び第2の電荷読み出し手段、リセット手段、及びアドレス手段をそれぞれ所定のタイミングで駆動する垂直駆動手段と、

前記単位セルの列毎に設けられた垂直信号線の各々に付加され、必要な信号処理を施す信号処理手段と、

前記信号処理手段の出力を所定のタイミングで水平方向に走査して検出する水平駆動手段と、

前記水平駆動手段による走査によって検出された前記信号処理手段の出力信号を出力する出力手段とを具備し、

前記垂直駆動手段により実質的に同一のタイミングで前記第1及び第2の電荷読み出し手段を駆動し、前記第1及び第2の光電変換蓄積手段に蓄積された電荷を前記電荷検出部に移送して足し合わせ、前記電位検出手段によりこの足し合わせた電荷を検出し、その電荷量に応じた電位を発生させて垂直信号線に伝達し、前記信号処理手段を介して前記出力手段から出力する動作モードを有する

ことを特徴とする固体撮像装置。

【請求項2】 入射光を光電変換し、発生した電荷を蓄積する光電変換蓄積手段、光電変換蓄積手段に蓄積された電荷を電荷検出部に移送する電荷読み出し手段、電荷検出部に移送された電荷を検出し、その電荷量に応じた電位を発生して垂直信号線に伝達する電位検出手段、電荷検出部に移送された電荷を排出する

リセット手段、及び電位検出手段を選択的に活性化させるアドレス手段を有する単位セルを半導体基板上に二次元的に配列してなる撮像領域と、

前記撮像領域の各画素行に対応して設けられ、各単位セルの電荷読み出し手段、リセット手段、及びアドレス手段をそれぞれ所定のタイミングで駆動する垂直駆動手段と、

前記単位セルの列毎に設けられた垂直信号線の各々に付加され、必要な信号処理を施す信号処理手段と、

前記垂直信号線の各々に対応する前記信号処理手段の出力の水平信号線への転送を制御する水平読み出し用のスイッチ手段と、

前記水平読み出し用のスイッチ手段を所定のタイミングで制御する水平駆動手段と、

前記水平駆動手段による前記水平読み出し用のスイッチ手段の制御によって、前記水平信号線に読み出された前記信号処理手段の出力信号を出力する出力手段とを具備し、

前記水平駆動手段が、前記水平読み出し用のスイッチ手段を垂直信号線の各々に対応して順次オンさせることにより、各垂直信号線に対応する前記信号処理手段の出力信号を、前記水平信号線を介して前記出力手段から順次出力する第1の動作モードと、

前記水平駆動手段が、前記水平読み出し用のスイッチ手段を複数の垂直信号線に対応して実質的に同時にオンさせることにより、これら複数の垂直信号線に対応する前記信号処理手段の出力信号を前記水平信号線に読み出して平均化し、前記出力手段から出力する第2の動作モードとを有する

ことを特徴とする固体撮像装置。

【請求項3】 前記水平読み出し用のスイッチ手段は、電流通路の一端にそれぞれ前記垂直信号線の各々に対応する前記信号処理手段の出力が供給され、電流通路の他端が前記水平信号線に共通接続され、ゲートに前記水平駆動手段の出力信号が供給され、前記第1の動作モードでは順次オンし、前記第2の動作モードでは複数が実質的に同時にオンするように制御されるトランジスタ群からなることを特徴とする請求項2に記載の固体撮像装置。

## 【発明の詳細な説明】

## 【0001】

## 【発明の属する技術分野】

この発明は、単位セル毎に電位検出回路を有するいわゆる増幅型の固体撮像装置に係るもので、特に、信号対雑音比（S/N比）の低下を抑制しつつ、高速で駆動するのに好適な動作モードを有する固体撮像装置に関する。

## 【0002】

## 【従来の技術】

近年、単位セル毎に電位検出回路を設けた増幅型と称される固体撮像装置の開発が盛んである。従来より用いられた電荷結合素子（CCD）型に比べ、電荷転送動作をフォトダイオード周辺でしか行わないため、電荷転送動作に要求される電力・電圧が不要となり、電池等で駆動されるモバイル用途に有利である。その反面、単位セル毎に設けられた電位検出回路の特性ばらつきによるS/N比劣化が克服すべき課題としてあり、現在も研究が続けられている。

## 【0003】

図1は、このような増幅型固体撮像装置の概略構成を示している。この図1では、1つの単位セルの中に2つのフォトダイオードを配置してなる固体撮像装置を例にとって示している。

## 【0004】

半導体基板上の撮像領域には、単位セルが二次元的に配列されている。図1においては、単位セルの垂直方向の配列はm, m+1、水平方向の配列はn-1, n, n+1であり、P(i, j)と表記し、i=m, m+1, j=n-1, n, n+1とする。また、各パルスラインやパルス信号にもi, jを付し、同様な表記を行うものとする。

## 【0005】

上記単位セルP(i, j)の各画素行に対応して、水平方向にアドレスパルスラインLADi、第1, 第2の読み出しパルスラインLR1i, LR2i、及びリセットパルスラインLRSiが設けられている。これら各単位セルP(i, j)にはそれぞれ、垂直駆動手段としてのパルス発生部20からアドレスパルスライ

ンLADi、第1、第2の読み出しパルスラインLR1i、LR2i、及びリセットパルスラインLRSiをそれぞれ介して、アドレスパルスφADI、第1、第2の読み出しパルスφR1i、φR2i、及びリセットパルスφRSiが供給される。

## 【0006】

また、上記単位セルP(i,j)の列毎に対応して、垂直方向に垂直信号線Sjが設けられる。これら垂直信号線Sjの一端と接地点間にはそれぞれ、電流源Ijが設けられている。上記各垂直信号線Sjの他端には、シフトトランジスタ(シフトゲート)SHjの電流通路の一端がそれぞれ接続されている。これらシフトトランジスタSHjのゲートは、シフトパルスラインLSHに共通接続される。

## 【0007】

結合用のキャパシタ(容量)CAjの一方の電極はそれぞれ、上記シフトトランジスタSHjの電流通路の他端に接続され、これらキャパシタCAjの他方の電極と水平信号線24との間にはそれぞれ、水平読み出し手段としての水平読み出しへトランジスタ(水平読み出しゲート)Hjの電流通路が接続される。上記水平読み出しへトランジスタHjのゲートはそれぞれ、水平読み出しパルスラインLHjに接続されている。上記水平信号線24には、キャパシタ25で等価的に表す容量が付随している。

## 【0008】

更に、電荷蓄積用のキャパシタ(容量)CBjはそれぞれ、上記キャパシタCAjの他方の電極と接地点間に接続される。オフセット除去のためのクランプ動作用のトランジスタ(クランプ動作用のゲート)CLPjの電流通路はそれぞれ、上記キャパシタCAjとCBjの接続点とクランプ用の直流電源23の正極との間に接続される。これらのトランジスタCLPjのゲートはそれぞれ、クランプラインLCLPに接続されている。

## 【0009】

上記シフトトランジスタSHj、上記キャパシタCAj、CBj及びクランプ動作用のトランジスタCLPjによって、信号処理手段としてのノイズキャンセ

ラ回路が構成される。

#### 【0010】

パルス発生部21は、上記シフトパルスラインL S Hを介して各シフトトランジスタS H jのゲートにシフトパルス $\phi$  S Hを供給し、上記クランプパルスラインL C L Pを介して各クランプ動作用のトランジスタC L P jのゲートにクランプパルス $\phi$  C L Pを供給して動作を制御する。

#### 【0011】

また、水平駆動手段としてのパルス発生部22は、上記水平読み出しパルスラインL H jを介して、水平読み出しトランジスタH jのゲートに水平読み出しパルス $\phi$  H jを供給するとともに、クリアパルスラインL C Rを介して電位リセット用のトランジスタ（電位リセット用のゲート）28のゲートにクリアパルス $\phi$  C Rを供給する。この電位リセット用のトランジスタ28は、キャパシタ（容量）25の電位をリセットするためのもので、電流通路の一端にリセット時の電位発生用の直流電源29の正極が接続され、電流通路の他端は水平信号線24に接続されている。上記直流電源29の電圧値（この値をV bとする）は、出力バッファ回路26の特性を考慮して設計され、トランジスタ28のゲートには各々の水平読み出しパルス $\phi$  H jに先立って、クリアパルス $\phi$  C Rが供給され、キャパシタ25を電位V bに設定するようになっている。

#### 【0012】

更に、上記水平信号線24には、この水平信号線24の電位を検出し、インピーダンス変換して外部に出力する出力手段としての出力バッファ回路26の入力端が接続される。そして、この出力バッファ回路26の出力端には、出力端子27が接続されている。

#### 【0013】

次に、上記各単位セルP（i, j）の内部構造について説明する。図1では、単位セルP（m, n-1）を例にとって詳細に示しているが、他の単位セルも同様に構成されている。各単位セルP（i, j）は、光電変換蓄積手段としてのフォトダイオード1-1, 1-2、電荷読み出し手段としての読み出しトランジスタ（読み出しゲート）2-1, 2-2、リセット手段としてのリセットトランジスタ（リセッ

トゲート) 4、電位検出手段としての電位検出トランジスタ(電位検出ゲート) 5 及びアドレス手段としてのアドレストランジスタ(アドレスゲート) 6等を備えている。

#### 【0014】

上記フォトダイオード1-1, 1-2のアノードは接地され、カソードはそれぞれ読み出しトランジスタ2-1, 2-2の電流通路の一端に接続される。これら読み出しトランジスタ2-1, 2-2の電流通路の他端は、上記フォトダイオード1-1, 1-2から読み出された電荷が一時蓄積される蓄積ノード3(共通の電荷検出部)に接続され、ゲートは読み出しパルスラインLR1i, LR2iにそれぞれ接続される。上記蓄積ノード3と電源7間にリセットトランジスタ4が接続され、このリセットトランジスタ4のゲートはリセットパルスラインLRSiに接続される。電位検出トランジスタ5の電流通路の一端は、当該単位セルP(i, j)の出力ライン8を介して垂直信号線Sjに接続され、ゲートは蓄積ノード3に接続される。この電位検出トランジスタ5は、蓄積ノード3に移送された電荷を検出し、この電荷量に対応する電位を出力ライン8を介して垂直信号線Sjに伝達する。アドレストランジスタ6の電流通路は、上記電位検出トランジスタ5の電流通路の他端と電源7間に接続され、ゲートはアドレスパルスラインLADiに接続される。このアドレストランジスタ6は、当該単位セルP(i, j)の電位読み出しを活性化するものである。なお、図1では、図面を簡単化するために電源ラインは省略している。

#### 【0015】

このような構成とすることで、単位セルにおける一部の回路要素をフォトダイオード1-1, 1-2について共通化することができ、集積度を上げることができる。しかし、その反面、フォトダイオード1-1, 1-2の周辺の回路配置やパターン配置に対する並進対称性が崩れるため、製造工程においてマスク合わせずれに対する許容度が厳しくなる。すなわち、製造技術と集積度のトレードオフということになる。

#### 【0016】

次に、上記図1に示した増幅型固体撮像装置の動作について図6及び図7によ

り説明する。図6は、この増幅型固体撮像装置を駆動するパルスタイミングを示しており、図7は、水平読み出しパルス $\phi H_1$ ,  $\phi H_2$ ,  $\phi H_3$ , …とクリアパルス $\phi CR$ との相対関係を示している。

#### 【0017】

図6及び図7では、標準的なテレビ方式を想定している。図6において、HBLKは水平同期パルスを示しており、ハイレベルの期間が水平走査線帰線期間である。この水平同期パルスHBLKがロウレベルの期間が水平有効走査期間であり、この期間に水平読み出しパルス $\phi H_j$ が発生している。上記水平走査線帰線期間と上記水平有効走査期間で1水平走査期間(1H)を構成する。この水平走査期間において、各々の単位セルからの信号読み出しはいずれも水平走査線帰線期間に行われ、キャパシタCBjに電荷の形で保存される。その後、水平有効走査期間に、水平読み出しトランジスタHjを順次オンさせて行き、キャパシタ25とキャパシタCAj, CBjを並列化することで、蓄積された信号電荷を読み出す。この期間の信号読み出しは、水平方向に並んでいる単位セルで共通に行われる。

#### 【0018】

次に、単位セルP(m, n-1)中のフォトダイオード1-1を例にとって、上述した読み出し動作を詳しく説明する。フォトダイオード1-1に入射した光が光电変換されて生成された電荷は、読み出しトランジスタ2-1がオンするまでフォトダイオード1-1に蓄積される。水平走査線帰線期間にまず行われるのは、アドレスパルス $\phi AD_m$ をハイレベルにしてアドレストランジスタ6をオンさせ( $t=t_0$ )、電位検出トランジスタ5で蓄積ノード3の電荷を検出できるように、垂直信号線S<sub>n-1</sub>、電流源I<sub>n-1</sub>及び電位検出トランジスタ5でソースフォローワ回路を構成することである。これにより、蓄積ノード3の電荷量に対応する、電位検出トランジスタ5のゲート電位で決まる電位のみが垂直信号線S<sub>n-1</sub>に伝達される。

#### 【0019】

また、水平走査線帰線期間の開始とともにリセットパルス $\phi RS_m$ をハイレベルにして、リセットトランジスタ4をオンさせることで、蓄積ノード3に蓄積され

た暗電流積分値が排出される。これによって、蓄積ノード3は、電源電圧値（これを $V_{dd}$ とする）に設定される。

## 【0020】

いま、フォトダイオード1-1から蓄積ノード3へ電荷Qが移送されたとき、この蓄積ノード3の容量を $C_{ij}$ とすると、蓄積ノード3の電位 $V_3$ は、

$$V_3 = V_{dd} + Q / C_{ij} \dots (1)$$

となる。ここで、 $V_{dd}$ は電源電圧である。これが電位検出トランジスタ5で検出されることで、出力ライン8の電位 $V_8$ は、

$$\begin{aligned} V_8 &= mV_3 + V_0 \\ &= m(V_{dd} + Q / C_{ij}) + V_0 \\ &= mQ / C_{ij} + mV_{dd} + V_0 \dots (2) \end{aligned}$$

となる。ここでmはトランジスタの変調度、 $V_0$ は電位検出トランジスタ5の閾値電圧と電流源 $I_{n-1}$ のばらつきで決まるオフセット電圧である。

## 【0021】

現状の製造技術では、変調度mはウェハ全面に対して少ないばらつきで形成できるが、オフセット電圧 $V_0$ は必ずしもそうではなく、各垂直信号線でばらつく量と考えるべきである。従って、変調度mはほぼ一定と見なして良く、オフセット電圧 $V_0$ の補正を行う必要がある。この補正を行うのが引き続く動作である。

## 【0022】

いま、直流電源23の電位を $V_{ref}$ とし、出力ライン8の電位 $V_8$ とノイズキャンセラ回路内におけるキャパシタ $C_{Aj}$ と $C_{Bj}$ の接続点であるノードAの電位 $V_A$ を考えていく。リセット直後の $t = t_1$ の時、

$$V_8 = mV_{dd} + V_0 = V_1 \dots (3)$$

と置く。この後、クランプパルス $\phi_{CLP}$ の印加直後の $t = t_2$ では、出力ライン8の電位 $V_8$ は $V_1$ のままであるが、 $V_A$ は、

$$V_A = V_{ref} \dots (4)$$

となる。すなわち、キャパシタ $C_{An-1}$ の両端には、 $V_{ref} - V_1$ の電位差が発生している。また、キャパシタ $C_{Bn-1}$ の接地されている電極と反対側の電極は $V_{ref}$ の電位である。次に、読み出しパルス $\phi_{R1m}$ をハイレベルにし

て、読み出しトランジスタ2-1をオンさせてフォトダイオード1-1に蓄積された電荷Qを蓄積ノード3に移す。この結果、 $t = t_3$ では

$$V_8 = mQ / C_{ij} + V_1 \dots (5)$$

となる。従って、ノードAの電位VAは、

$$V_A = V_{ref} + mQ / C_{ij} \cdot C_{Aj} / (C_{Aj} + C_{Bj}) \dots (6)$$

なる電圧に設定されたことになる。この後、シフトパルス $\phi SH$ をロウレベルに設定して、シフトトランジスタ $SH_{n-1}$ をオフさせて垂直信号線 $S_{n-1}$ を切り離す。この状態( $t = t_4$ )で、キャパシタ25とキャパシタ $CB_j$ に蓄積されている電荷をそれぞれ $Q_1$ ,  $Q_2$ とすると、キャパシタ25の容量を $C_H$ 、直流電源29の電圧値 $V_b$ としたときに、

$$Q_1 = C_H \cdot V_b \dots (7)$$

$$Q_2 = C_{Bj} V_{ref} + mQ / C_{ij} \cdot C_{Aj} C_{Bj} / (C_{Aj} + C_{Bj}) \dots (8)$$

となる。水平読み出しパルス $\phi H_{n-1}$ をハイレベルに設定して、水平読み出しトランジスタ $H_{n-1}$ をオンさせれば、容量が並列となることで水平信号線24の電位は、

$$\begin{aligned} & (Q_1 + Q_2) / (C_H + C_{Bj}) \\ &= (C_H \cdot V_b + C_{Bj} V_{ref}) / (C_H + C_{Bj}) + mQ / C_{ij} \cdot C_{Aj} C_{Bj} / (C_{Aj} + C_{Bj}) \dots (9) \end{aligned}$$

となる。

### 【0023】

以後、図7のタイミングチャートに示すように、水平同期パルス $HBLK$ がロウレベルの期間に、クリアパルス $\phi CR$ をハイレベルにした後、水平読み出しパルス $\phi H1$ ,  $\phi H2$ ,  $\phi H3$ , …を順次ハイレベルにして水平信号線24の電位を変化させて読み出しを行う。

### 【0024】

(9)式を見ればわかるように、水平信号線24の電位は各ラインでばらつきうる量としてキャパシタ $C_{Aj}$ ,  $C_{Bj}$ 、また単位セル毎にばらつきうる量として $C_{ij}$ を含んでいる他はすべて单一の構成要素となっている。すなわち、(3)

式で示した閾値電圧等でばらつくおそれのある $V_0$ は含んでおらず、(2)式で示した出力ライン8の電位 $V_8$ の値から有効に補正が行われている。

#### 【0025】

更に、(9)式を詳細に見てみれば、 $mQ/C_{ij}$ の項を除いて、全て容量の絶対値ではなく、その比で決まっていることが分かる。このことは、ゲート酸化膜等の絶対値ではなく、キャパシタのパターンの幾何学的大きさの比により出力電圧が決まることを示しており、ばらつきの低減が現行の製造技術で比較的容易に達成できることを意味している。また、トランジスタの変調度 $m$ は、比較的容易に制御できる変数であり、前述したようにばらつき少なく形成でき、ほぼ一定と見なして良いので、最終的にはセル毎にばらつきうる量としての $C_{ij}$ のみがわずかに効くにすぎない。

#### 【0026】

ところで、図1に示したような構成の固体撮像装置を高速で駆動するためには、基本的に読み出すフォトダイオードの数を間引くことが考えられる。

#### 【0027】

このようにして高速化を図る場合の動作タイミングを図8及び図9に示す。図8は、各単位セル中の2つのフォトダイオードのうち1つしか読み出さない場合の動作タイミングである。この図8に示すタイミングでは、フォトダイオード1-1からのみ読み出し、フォトダイオード1-2に蓄積された電荷は、リセットパルス $\phi_{RSm}$ と同期して読み出しパルス $\phi_{R2m}$ を供給し、リセットトランジスタ4と読み出しトランジスタ2-2を同時にオンさせることにより、蓄積ノード3から排出するようにしている。これにより、1フレームの読み出し速度は通常の2倍となる。

#### 【0028】

図9は、同様の思想を画素列に関して適用したもので、奇数列の読み出しは行わず、偶数列のみから読み出しを行うようとする場合のタイミングチャートである。すなわち、奇数列の水平読み出しパルス $\phi_{H1}, \phi_{H3}, \phi_{H5}, \dots$ をロウレベルに固定し、偶数列の水平読み出しパルス $\phi_{H2}, \phi_{H4}, \phi_{H6}, \dots$ を順次ハイレベルにして読み出すようにしている。これにより、1フレームの読み出

し速度はやはり通常の2倍にできる。

#### 【0029】

しかしながら、かかる方法による動作速度の改善は、S/N比の低下を伴う。すなわち、通常駆動に比べて読み出されるフォトダイオードの数が半分となるので、S/N比の低下を起こしやすい。

#### 【0030】

##### 【発明が解決しようとする課題】

上記のように従来の固体撮像装置は、動作速度を高速化するとS/N比が低下するという問題が予想される。

#### 【0031】

この発明は上記のような事情に鑑みてなされたもので、その目的とするところは、高速駆動にも拘わらずS/N比の低下を抑制できる固体撮像装置を提供することにある。

#### 【0032】

##### 【課題を解決するための手段】

この発明の第1の固体撮像装置は、入射光を光電変換し、発生した電荷を蓄積する第1及び第2の光電変換蓄積手段、第1及び第2の光電変換蓄積手段に蓄積された電荷を共通の電荷検出部に移送する第1及び第2の電荷読み出し手段、電荷検出部に移送された電荷を検出し、その電荷量に応じた電位を発生して垂直信号線に伝達する電位検出手段、電荷検出部に移送された電荷を排出するリセット手段、及び電位検出手段を選択的に活性化させるアドレス手段を有する単位セルを半導体基板上に二次元的に配列してなる撮像領域と、前記撮像領域の各画素行に対応して設けられ、各単位セルの第1及び第2の電荷読み出し手段、リセット手段、及びアドレス手段をそれぞれ所定のタイミングで駆動する垂直駆動手段と、前記単位セルの列毎に設けられた垂直信号線の各々に付加され、必要な信号処理を施す信号処理手段と、前記信号処理手段の出力を所定のタイミングで水平方向に走査して検出する水平駆動手段と、前記水平駆動手段による走査によって検出された前記信号処理手段の出力信号を出力する出力手段とを具備し、前記垂直駆動手段により実質的に同一のタイミングで前記第1及び第2の電荷読み出し手

段を駆動し、前記第1及び第2の光電変換蓄積手段に蓄積された電荷を前記電荷検出部に移送して足し合わせ、前記電位検出手段によりこの足し合わせた電荷を検出し、その電荷量に応じた電位を発生させて垂直信号線に伝達し、前記信号処理手段を介して前記出力手段から出力する動作モードを有することを特徴としている。

## 【0033】

また、この発明の第2の固体撮像装置は、入射光を光電変換し、発生した電荷を蓄積する光電変換蓄積手段、光電変換蓄積手段に蓄積された電荷を電荷検出部に移送する電荷読み出し手段、電荷検出部に移送された電荷を検出し、その電荷量に応じた電位を発生して垂直信号線に伝達する電位検出手段、電荷検出部に移送された電荷を排出するリセット手段、及び電位検出手段を選択的に活性化させるアドレス手段を有する単位セルを半導体基板上に二次元的に配列してなる撮像領域と、前記撮像領域の各画素行に対応して設けられ、各単位セルの電荷読み出し手段、リセット手段、及びアドレス手段をそれぞれ所定のタイミングで駆動する垂直駆動手段と、前記単位セルの列毎に設けられた垂直信号線の各々に付加され、必要な信号処理を施す信号処理手段と、前記垂直信号線の各々に対応する前記信号処理手段の出力の水平信号線への転送を制御する水平読み出し用のスイッチ手段と、前記水平読み出し用のスイッチ手段を所定のタイミングで制御する水平駆動手段と、前記水平駆動手段による前記水平読み出し用のスイッチ手段の制御によって、前記水平信号線に読み出された前記信号処理手段の出力信号を出力する出力手段とを具備し、前記水平駆動手段が、前記水平読み出し用のスイッチ手段を垂直信号線の各々に対応して順次オンさせることにより、各垂直信号線に対応する前記信号処理手段の出力信号を、前記水平信号線を介して前記出力手段から順次出力する第1の動作モードと、前記水平駆動手段が、前記水平読み出し用のスイッチ手段を複数の垂直信号線に対応して実質的に同時にオンさせることにより、これら複数の垂直信号線に対応する前記信号処理手段の出力信号を前記水平信号線に読み出して平均化し、前記出力手段から出力する第2の動作モードとを有することを特徴としている。

## 【0034】

更に、第2の固体撮像装置において、前記水平読み出し用のスイッチ手段は、電流通路の一端にそれぞれ前記垂直信号線の各々に対応する前記信号処理手段の出力が供給され、電流通路の他端が前記水平信号線に共通接続され、ゲートに前記水平駆動手段の出力信号が供給され、前記第1の動作モードでは順次オンし、前記第2の動作モードでは複数が実質的に同時にオンするように制御されるトランジスタ群からなることを特徴とする。

#### 【0035】

この発明の上記第1の固体撮像装置によれば、各単位セルの中の第1及び第2の光電変換蓄積手段から読み出した電荷を、共通の電荷検出部に移送して足し合わせ、電位検出手段によりこの足し合わせた電荷を検出して読み出しを行うモードを有するので、高速駆動を行う場合に、読み出し電荷量を確保でき、S/N比の低下を抑制できる。

#### 【0036】

また、この発明の上記第2の固体撮像装置によれば、第1の動作モードでは垂直信号線の各々から得られた信号を順次読み出し、第2の動作モードでは複数列の垂直信号線から得られた信号を平均化して読み出しを行うので、高速駆動を行う第2の動作モードの場合にも読み出し電荷量を確保でき、読み出すフォトダイオードの数を間引く場合に比べてS/N比を改善できる。しかも、第1の動作モードと第2の動作モードにおいて、共通の水平読み出し用のスイッチ手段を用いるので、水平読み出し用のスイッチ手段をトランジスタで形成した場合に、モードによって異なるトランジスタを用いる場合に比べて固定パターン雑音の発生が回避できる。

#### 【0037】

更に、第2の固体撮像装置では、タイミングの変更だけで平均を取る複数列の垂直信号線を選択でき、垂直信号線の各々に付加された信号処理手段の出力を、容量結合を利用せずに直接水平信号線に読み出すことが可能である。このため、特に隣接しない垂直信号線から読み出した信号の平均を取る場合に、信号ラインをまたいで複数列を水平信号線に容量結合する必要がない。こうして、信号ラインをまたいで複数列を容量結合させたときに生じやすい信号のクロストークの問

題を回避でき、特にRGBストライプフィルタを用いたカラーセンサで平均を取る場合に好適である。

## 【0038】

## 【発明の実施の形態】

以下、この発明の実施の形態について図面を参照して説明する。

## 【第1の実施の形態】

この発明の固体撮像装置は、基本的には前述した図1に示した回路と同様な回路構成になっている。そして、第1の実施の形態では、パルス発生部20から各単位セルP(i, j)に与えるパルス信号のタイミングを変更することによって、高解像度モードと高速駆動モードを切り替える。

## 【0039】

高解像度モードでは、図6及び図7のタイミングチャートを用いて前述した従来と同様な動作を行い、各単位セルP(i, j)中に設けたフォトダイオード1-1, 1-2それぞれから個別に読み出しを行う。

## 【0040】

一方、高速駆動モードでは、図2のタイミングチャートに示すように、第2の読み出しパルス $\phi R 2m$ ,  $\phi R 2m+1$ がそれぞれ第1の読み出しパルス $\phi R 1m$ ,  $\phi R 1m+1$ と同じタイミングでハイレベルとなり、読み出しトランジスタ2-1と2-2を同時に駆動し、フォトダイオード1-1, 1-2に入射した光が光電変換されて生成された電荷を、蓄積ノード3で足し合わせて読み出すようになっている。

## 【0041】

次に、単位セルP(m, n-1)を例にとって、単位セルのm行における上述した高速駆動モードでの読み出し動作を詳しく説明する。フォトダイオード1-1, 1-2に入射した光が光電変換されて生成された電荷は、読み出しトランジスタ2-1がオンするまでフォトダイオード1-1, 1-2に蓄積される。水平走査線帰線期間にまず行われるのは、アドレスパルス $\phi AD m$ をハイレベルにしてアドレストランジスタ6をオンさせ( $t = t_0$ )、電位検出トランジスタ5で蓄積ノード3の電荷を検出できるように、垂直信号線S n-1、電流源I n-1及び電位検出トランジ

ンジスタ5でソースフォロワ回路を構成する。これにより、蓄積ノード3の電荷量に対応する、電位検出トランジスタ5のゲート電位で決まる電位のみが垂直信号線  $S_{n-1}$  に伝達される。

#### 【0042】

また、水平走査線帰線期間の開始とともにリセットパルス  $\phi_{RSm}$  をハイレベルにして、リセットトランジスタ4をオンさせることで、蓄積ノード3に蓄積された暗電流積分値が排出される。これによって、蓄積ノード3は、電源電圧値 ( $V_{dd}$ ) に設定される。

#### 【0043】

この時、パルス発生部21からシフトパルス  $\phi_{SH}$  が出力されて各シフトトランジスタ  $SH_j$  のゲートに供給され、各シフトトランジスタ  $SH_j$  がオンする。

#### 【0044】

次の  $t = t_1$  において、パルス発生部21から各クランプ動作用のトランジスタ  $CLP_j$  のゲートにクランプパルス  $\phi_{CLP}$  が供給されて、各クランプ動作用のトランジスタ  $CLP_j$  がオンし、オフセット除去が行われる。

#### 【0045】

次の  $t = t_2$  において、読み出しパルス  $\phi_{R1m}$ ,  $\phi_{R2m}$  をハイレベルにして、読み出しトランジスタ2-1, 2-2を実質的に同時にオンさせ、フォトダイオード1-1, 1-2に蓄積されていた電荷を蓄積ノード3に移送して足し合わせる。この蓄積ノード3に蓄積された電荷の電荷量は、電位検出トランジスタ5によって検出され、その電荷量に応じた電位が発生されて垂直信号線  $S_{n-1}$  に伝達される。

#### 【0046】

その後の動作は、前述した従来の高解像度モードと同様である。

#### 【0047】

次の  $t = t_3$ ,  $t_4$ ,  $t_5$  においては、単位セルの隣接する次の行 ( $m+1$  行) からの読み出しが同様にして行われる。

#### 【0048】

すなわち、この第1の実施の形態では、高速駆動モードにおいて、各単位セル  $P(i, j)$  内にある2つのフォトダイオード1-1, 1-2から信号電荷を同時に蓄

積ノード3に読み出す。これにより、1フレームの読み出し時間が半減するのは図8の場合と同じであるが、各単位セルP(i, j)内の2つのフォトダイオード1-1, 1-2から得られた信号電荷の和を1つの信号として扱うために、一方のフォトダイオードから得られた信号電荷を、リセットトランジスタ4を介して排出してしまう従来の技術に比べてS/N比の低下を抑制でき、信号電荷量が増加するので、感度の低下も抑制できる。

## 【0049】

## [第2の実施の形態]

図3は、この発明の第2の実施の形態に係る固体撮像装置について説明するためのタイミングチャートである。この第2の実施の形態でも上記第1の実施の形態と同様に高解像度モードと高速駆動モードを切り替える点は同様であるが、この第2の実施の形態では、図1に示した固体撮像装置における水平読み出しトランジスタH<sub>j</sub>のゲートに供給する水平読み出しパルスφH<sub>j</sub>と、隣接する水平読み出しトランジスタH<sub>j+1</sub>のゲートに供給する水平読み出しパルスφH<sub>j+1</sub>とを同時にハイレベルとし、隣接する2つの水平読み出しトランジスタH<sub>j</sub>, H<sub>j+1</sub>を同時にオンさせるようにしている。例えば、水平読み出しパルスφH<sub>1</sub>とφH<sub>2</sub>、φH<sub>3</sub>とφH<sub>4</sub>、φH<sub>5</sub>とφH<sub>6</sub>、…を同時にハイレベルにすることにより、単位セルの隣接する列から同時に信号を水平信号線24上に読み出して平均化し、この平均値を出力バッファ回路26を介して出力端子27から出力している。

## 【0050】

いま、説明を簡単化するために、キャパシタCA<sub>j</sub>, CB<sub>j</sub>、容量C<sub>i,j</sub>のばらつきがないものとして、それぞれCA, CB, Cと置き、蓄積ノード3に読み出される電荷をQ<sub>j</sub>, Q<sub>j+1</sub>、キャパシタCBに蓄積される電荷をQ<sub>2j</sub>, Q<sub>2j+1</sub>とすると、

$$Q_{2j} = CB V_{ref} + m Q_j / C \cdot CA CB / (CA + CB) \dots (10)$$

$$Q_{2j+1} = CB V_{ref} + m Q_{j+1} / C \cdot CA CB / (CA + CB) \dots$$

(11)

となるので、水平読み出しトランジスタH<sub>j</sub>, H<sub>j+1</sub>を同時にオンさせること

で水平信号線24の電位は、

$$\begin{aligned}
 & (Q_1 + Q_2 j + Q_2 j + 1) / (C_H + 2 C_B) \\
 & = (C_H \cdot V_b + 2 C_B V_r e f) / (C_H + 2 C_B) + m (Q_j + Q_j + 1) / C \cdot C_A C_B / (C_A + C_B) \cdot (C_H + 2 C_B) \cdots (12)
 \end{aligned}$$

となる。

#### 【0051】

(12) 式から分かるように、水平信号線24には選択された2つのフォトダイオードから読み出された信号電荷が平均化された出力信号が得られる。これにより、第1の実施の形態と同様に、1フレームの読み出し時間を半減できる。

#### 【0052】

しかも、隣接する単位セル内に設けられている2つのフォトダイオードから得られた信号電荷の平均を1つの信号として扱うので、読み出すフォトダイオードの数を間引く場合に比べて信号電荷量が多くなるので、S/N比を改善できる。

#### 【0053】

##### [第3の実施の形態]

図4は、この発明の第3の実施の形態に係る固体撮像装置について説明するためのタイミングチャートである。この例では、3つの単位セル毎に同一のタイミングで水平読み出しトランジスタをオンさせるようにしている。すなわち、水平読み出しパルス  $\phi H_1$  と  $\phi H_4$ 、 $\phi H_2$  と  $\phi H_5$ 、 $\phi H_3$  と  $\phi H_6$ 、…を同時にハイレベルにすることにより、単位セルの2つ置きの列から同時に読み出し、平均値を出力する。

#### 【0054】

従って、この水平読み出しパルスの周期で平均値が出力される。この第3の実施の形態のような読み出しは、RGBに対応する色フィルタをストライプ状に形成した構成（RGBストライプフィルタ）に好適である。他の基本的な構成並びに効果は、図3に示した場合と同じである。

#### 【0055】

なお、複数の垂直信号線から読み出した信号を平均化して出力する構造の固体撮像装置は公知である。かかる固体撮像装置において、同一行にある個々のフォ

トダイオード出力を単独で順次水平走査し、出力する動作（高解像度モード）と隣接する2つのフォトダイオードの平均出力を順次水平走査し、出力する動作（高速駆動モード）を行わせる例が既に特開平10-4520号に記載されている。

#### 【0056】

同公開特許公報の図2及び図3には、ライン毎のインピーダンス変換、クランプ、サンプルホールドの後に、再度バッファアンプ2511, 2512を介した後、スイッチングトランジスタ2521, 2522を介して高解像度モード対応の出力端子VO2k-1, VO2k端子と容量結合するとともに、スイッチングトランジスタ2531, 2532を介して高速駆動モード対応の出力端子VOkに容量結合することで、必要に応じてこれらを順次走査し、2つの動作モードで画像を得る技術が開示されている。

#### 【0057】

この技術は、複数の垂直信号線の平均出力を発生するという点において本発明と類似しているが、その実現方法の相違により、本実施の形態は同公開特許公報に記載されている技術に対して以下の利点を有している。

#### 【0058】

①平均出力時も列毎出力時と共通のスイッチ（読み出しトランジスタH<sub>j</sub>）を用いており、スイッチングトランジスタが異なることによる固定パターン雑音の発生が回避できる。

#### 【0059】

②読み出しトランジスタH<sub>j</sub>を駆動するタイミングの変更だけで平均を取る列を選択することができ、同公開特許公報に記載されている技術のように平均出力時に容量結合により水平信号線24に信号出力する必要がない。

#### 【0060】

③特に隣接しない垂直信号線間の平均を取る場合は、同公開特許公報に記載の技術では、信号ラインをまたいで容量結合を行う必要があり、信号のクロストーク等が問題となる。これは特に、RGBストライプフィルタを用いたカラーセンサでの平均を取る場合に問題となるが、第3の実施の形態ではこのような問題は

起きない。

## 【0061】

## [第4の実施の形態]

この発明の基本的な考えの1つは、所定のタイミングを設定して水平読み出しトランジスタのいくつかを同時にオンさせたとき、水平信号線に選択された水平読み出しトランジスタに対応する垂直信号線の平均値に対応した電位の信号が得られることである。

## 【0062】

第4の実施の形態を説明するに先立って、これについて詳しく説明する。いま  
 (1) 式と同様に、 $j$ 番目の垂直信号線  $S_j$  に対応した  $i$  番目の蓄積ノード(図1における3)の容量を  $C_{i,j}$  とする。この蓄積ノード3に画素から移送される電荷をノード毎に違う可能性もあるとして  $Q_{i,j}$  とする。このとき、垂直信号線  $S_j$  の電位  $V_{i,j}$  は、

$$V_{i,j} = m Q_{i,j} / C_{i,j} + m V_{dd} + V_{0,i,j} \dots (13)$$

ここでは、 $m$  はトランジスタの変調度、 $V_{0,i,j}$  はトランジスタ5の閾値電圧、電流源  $I_j$  のばらつきで決まるオフセット電圧を表している。この記法の元で、(8)式に対応する電荷量、すなわち、容量  $C_{B,j}$  に蓄積されている電荷は、これを  $Q_{2,j}$  と表して、

$$Q_{2,j} = C_{B,j} V_{ref} + m Q_{i,j} / C_{i,j} \cdot C_{A,j} C_{B,j} / (C_{A,j} + C_{B,j}) \dots (14)$$

ここで、水平読み出しトランジスタ  $H_j$  をいくつか同時にオンさせると、 $\Sigma$  を同時に開いた読み出しトランジスタに関する和を表すものとして、水平信号線24の電位  $V$  は (9) 式に対応して

$$\begin{aligned} V &= (C_H \cdot V_b + \sum Q_{2,j}) / (C_H + \sum C_{B,j}) \\ &= (C_H \cdot V_b + \sum V_{ref} C_{B,j}) / (C_H + \sum C_{B,j}) + \sum m Q_{i,j} / C_{i,j} \cdot C_{A,j} C_{B,j} / (C_{A,j} + C_{B,j}) \dots (15) \end{aligned}$$

となる。既に説明したように、容量の比は、幾何学的な形状比に帰着し、比較的よく制御できる量である。このことを想定して、同時にオンさせる水平読み出しトランジスタの数を  $N$  とし、キャパシタ  $C_{A,j}$ ,  $C_{B,j}$  からの  $j$  の添え字を落と

すと、

$$V = (CH \cdot V_{b+NVref}CB) / (CH + NCB) + [CACB / (CA + CB) \cdot (CH / N + CB)] \cdot [(1/N) m \sum Q_{ij} / C_{ij}] \dots (16)$$

と表せる。すなわち、一定量  $(CH \cdot V_{b+NVref}CB) / (CH + NCB)$  に平均信号出力  $(1/N) m \sum Q_{ij} / C_{ij}$  の定数倍が加わった信号となっている。これにより、所望の垂直信号線分だけの平均値の検出ができる。なお、全ての水平読み出しトランジスタを同時にオンさせた場合は、Nが1より十分大きいとして(16)式は

$$V = V_{ref} + CA / (CA + CB) (1/N) m \sum Q_{ij} / C_{ij} \dots (17)$$

となる。これは(9)式で  $CH = 0$  とし、 $mQ / C_{ij}$  を一行にわたる平均値  $(1/N) m \sum Q_{ij} / C_{ij}$  に置き換えたものに相当する。

#### 【0063】

さて、次に、この発明の第4の実施の形態について、上記図1及び図5のタイミングチャートにより説明する。この第4の実施の形態は、上述したような読み出した信号電荷の平均値を用いて、例えばビデオカメラや電子スチールカメラ等の適正露光を得るために、シャッター速度や絞りを制御するAGCに好適なものである。

#### 【0064】

通常、電子シャッタ動作が可能な固体撮像装置にあっては、図1に示したような読み出し用のパルス発生部20, 21, 22とは別に、電子シャッタ用のパルス発生部が設けられている。この電子シャッタ用パルス発生部は、垂直駆動手段としてのパルス発生部20と同様に、所定のタイミングで選択対象の単位セル行を走査するように種々のパルス信号を出力する。これらの垂直駆動手段としてのパルス発生部及び電子シャッタ用のパルス発生部はそれぞれ、例えばシフトレジスタを用いて構成されている。垂直駆動手段としてのパルス発生部と電子シャッタ用のパルス発生部により、1フィールド期間内に2回のタイミングで特定の選択対象行を選択制御するようになっている。

## 【0065】

そして、垂直駆動手段としてのパルス発生部が選択対象行を選択制御して画素信号を垂直信号線に読み出すより前に、電子シャッタ用パルス発生部が選択対象行を選択制御して画素信号の蓄積を開始することにより、等価的に受光時間を制御する電子シャッタ動作が可能になる。

## 【0066】

但し、電子シャッタは周知の技術であり、本実施の形態は電子シャッタの動作そのものには直接関係がないので、ここではその基本的な構成や動作についての詳細な説明は省略する。

## 【0067】

図5に示すタイミングチャートは、適正な蓄積時間（シャッタ速度）ないしは絞りを決めるためのセンサ面照度の決定法であり、所定の代表行（例えばセンサ面中央の1行）の平均出力をセンサ駆動に先立って検出するものである。この図5では、選択される行のみに着目して各パルス信号のタイミングを示している。

## 【0068】

すなわち、まず  $t = t_0$ において、パルス発生部20から発生するアドレスパルス  $\phi_{AD}$ 、読み出しパルス  $\phi_{R1}, \phi_{R2}$  及びリセットパルス  $\phi_{RS}$  をハイレベルに設定するとともに、パルス発生部21から発生するシフトパルス  $\phi_{SH}$  とパルス発生部22から発生するクリアパルス  $\phi_{CR}$  をハイレベルに設定する。これによって、蓄積ノード3がリセットトランジスタ4を介して  $V_{dd}$  電源7に接続されるので、この高電位が電位検出トランジスタ5によって検知され、垂直信号線（例えば  $S_n$ ）の電位は、電源  $V_{dd}$  に対応する高電位となる。また、全ての水平読み出しパルス  $\phi_H$  がロウレベルであるので、全ての水平読み出しトランジスタHはオフしており、クリアパルス  $\phi_{CR}$  のハイレベルによって電位リセット用のトランジスタ28がオンすることから、水平信号線24の電位は直流電源29の電圧で決まる値となる。よって、出力端子27の電位も上記水平信号線24の電位に対応する電位となる。

## 【0069】

次に、アドレスパルス  $\phi_{AD}$ 、シフトパルス  $\phi_{SH}$  及びクリアパルス  $\phi_{CR}$  の

ハイレベルを保持しつつ、リセットパルス $\phi RS$ をロウレベルにして、リセット動作を終了する ( $t = t_1$ )。この時、リセットトランジスタ4がオフして、蓄積ノード3が電源7から切り離され、カップリングによって垂直信号線 $S_n$ の電位が低下する。

#### 【0070】

次の $t = t_2$ において、クランプ動作用のトランジスタ $CLP_n$ のゲートにクランプパルス $\phi CLP$ を供給してオンさせ、キャパシタ $CA_n, CB_n$ の一方の電極に直流電源23から所定の電圧を与えて、電位検出トランジスタ5の閾値電圧と電流源 $I_n$ のばらつきにより生ずるオフセットを除去する ( $t = t_2$ )。

#### 【0071】

その後、再び選択行の読み出しパルス $\phi R_1$ をハイレベルに設定すると、読み出しトランジスタ2-1がオンし、フォトダイオード1-1に蓄積されている電荷量に対応して垂直信号線 $S_n$ の電位は更に低下する ( $t = t_3$ )。

#### 【0072】

$t = t_4$ において、シフトパルス $\phi SH$ とクリアパルス $\phi CR$ がロウレベルとなると、全てのシフトトランジスタ $SH$ と電位リセット用のトランジスタ28がオフし、水平信号線24から各単位セル $P(i, j)$ と直流電源29が切り離される。

#### 【0073】

その後、全ての水平読み出しパルス $\phi H$ がハイレベルとなると、全ての水平読み出しトランジスタ $H$ がオンし、各キャパシタ $CA, CB$ に蓄積された電荷が水平読み出し線24に伝送され、この水平読み出し線24の電位が上記キャパシタ $CA, CB$ に蓄積された電荷の平均値に対応して $\Delta A$ だけ変化する ( $t = t_5$ )。

#### 【0074】

そして、 $t = t_6$ において、選択行のアドレスパルス $\phi AD$ がロウレベルとなるとアドレストランジスタ6がオフして読み出し動作が終了する。

#### 【0075】

上記のような読み出し動作では、蓄積ノード3への電荷の蓄積時間は、選択行の読み出しパルス $\phi R_1$ の間隔で設定され、この蓄積時間に対応するセンサ出力の選択行1ラインにわたる平均値 ((16)式及び(17)式に対応した信号)

の電位 $\Delta A$ が出力される。この電位 $\Delta A$ と蓄積時間設定情報により、センサ面平均照度を得る。

#### 【0076】

この後、上記のようにして得た平均照度に応じた絞り設定、または蓄積時間設定を行って通常動作に移る。

#### 【0077】

これにより、全ての画素から読み出しを行うことなく、且つ簡単な駆動でセンサ面平均照度を得ることができる。しかも、外部メモリも必要としない。

#### 【0078】

なお、この第4の実施の形態を、既に述べた第1の実施の形態と組み合わせ、1つの単位セル中の2つのフォトダイオードから読み出した電荷の和を出力信号として用いることも可能である。この場合は、選択行の読み出しパルスとして、各単位セル内に入力される読み出しパルス $\phi R_1$ ,  $\phi R_2$ を実質的に同一のタイミングで駆動すれば良い。

#### 【0079】

また、上述した各実施の形態では、1画素中に2個のフォトダイオードを設けた場合について説明したが、必ずしも2個である必要はない。更に、第2乃至第4の実施の形態の固体撮像装置の場合には1個でも良い。

#### 【0080】

##### 【発明の効果】

以上説明したように、この発明によれば、高速駆動にも拘わらずS/N比の低下を抑制できる固体撮像装置が得られる。

##### 【図面の簡単な説明】

##### 【図1】

従来及びこの発明の実施の形態に係る固体撮像装置について説明するための回路図。

##### 【図2】

この発明の第1の実施の形態に係る固体撮像装置の動作について説明するためのタイミングチャート。

【図3】

この発明の第2の実施の形態に係る固体撮像装置の動作について説明するためのタイミングチャート。

【図4】

この発明の第3の実施の形態に係る固体撮像装置の動作について説明するためのタイミングチャート。

【図5】

この発明の第4の実施の形態に係る固体撮像装置の動作について説明するためのタイミングチャート。

【図6】

図1に示した固体撮像装置を駆動する従来のパルスタイミングを示すタイミングチャート。

【図7】

図1に示した固体撮像装置における従来の水平読み出しパルスとクリアパルスの相対関係を示すタイミングチャート。

【図8】

図1に示した固体撮像装置を高速駆動する場合に考えられるパルスタイミングを示すタイミングチャート。

【図9】

図1に示した固体撮像装置を高速駆動する場合に考えられる他のパルスタイミングを示すタイミングチャート。

【符号の説明】

1-1, 1-2…フォトダイオード（光電変換蓄積手段）

2-1, 2-2…読み出しトランジスタ（電荷読み出し手段）

3…蓄積ノード（共通の電荷検出部）

4…リセットトランジスタ（リセット手段）

5…電位検出トランジスタ（電位検出手段）

6…アドレストランジスタ（アドレス手段）

7…電源

8…出力ライン

20…パルス発生部（垂直駆動手段）

21…パルス発生部

22…パルス発生部（水平駆動手段）

23, 29…直流電源

24…水平信号線

25…キャパシタ（容量）

26…出力バッファ回路（出力手段）

27…出力端子

28…電位リセット用のトランジスタ

P (i, j) …単位セル

S j …垂直信号線

I j …電流源

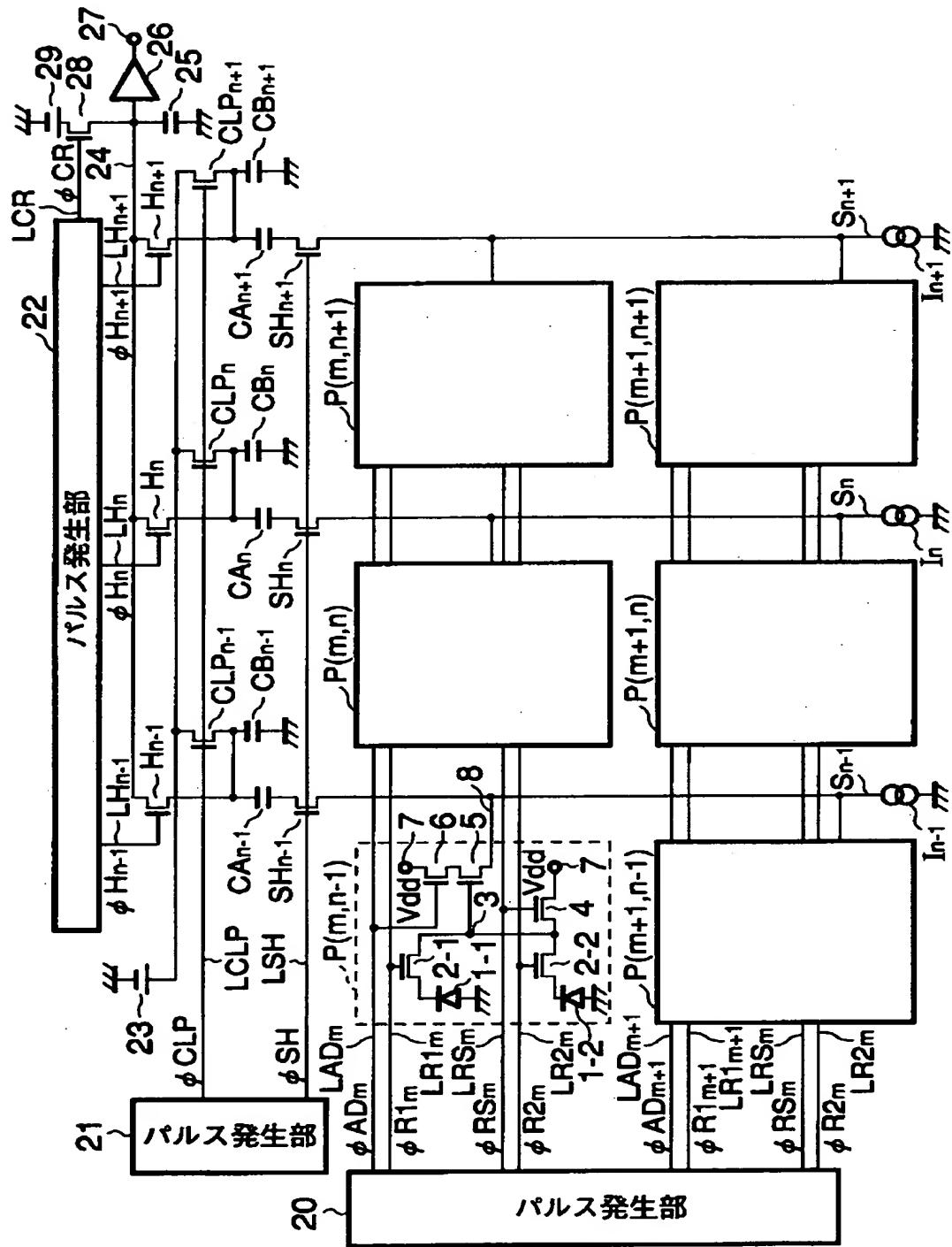
S H j …シフトトランジスタ

C A j, C B j …キャパシタ

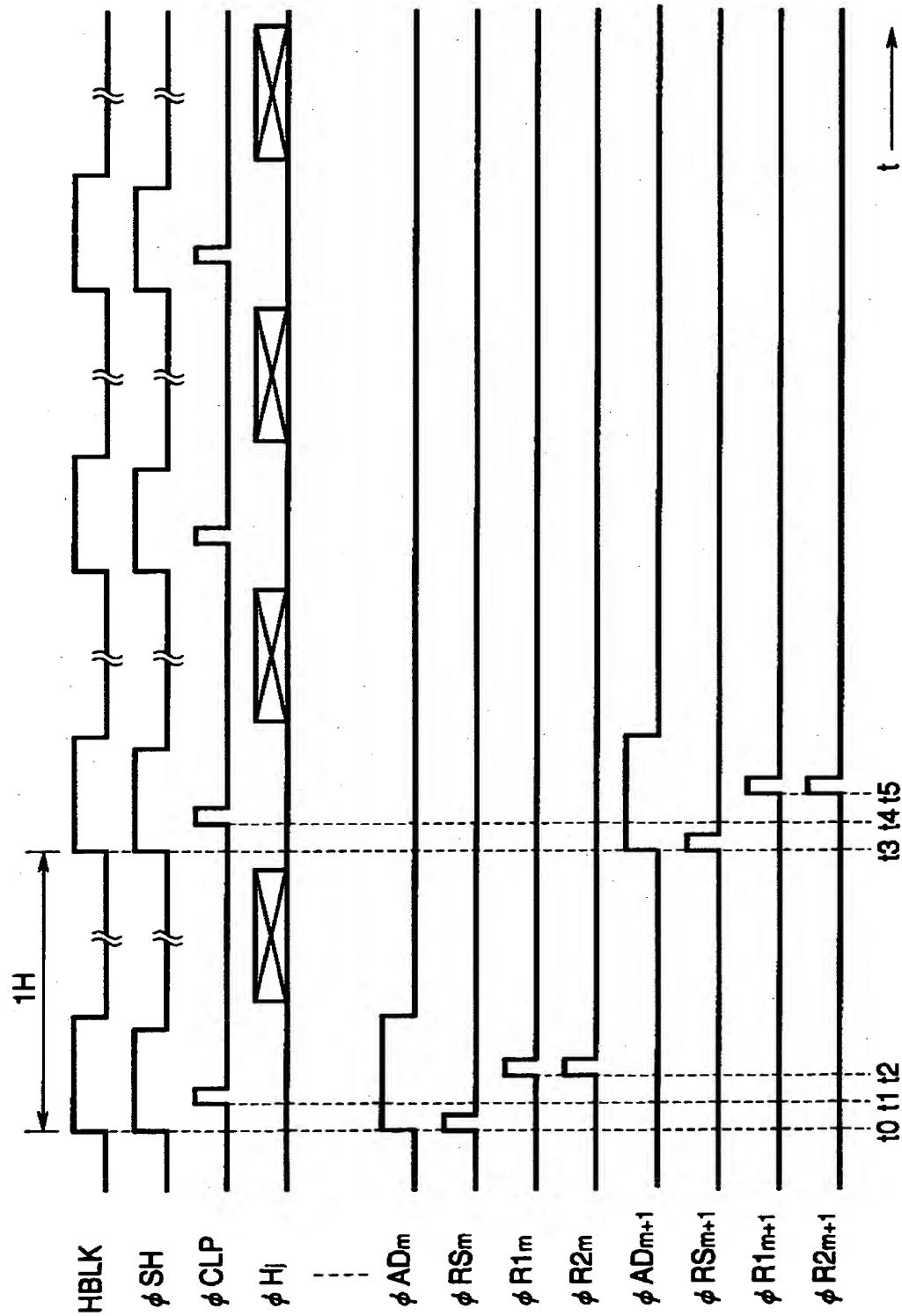
C L P j …クランプ動作用のトランジスタ

【書類名】 図面

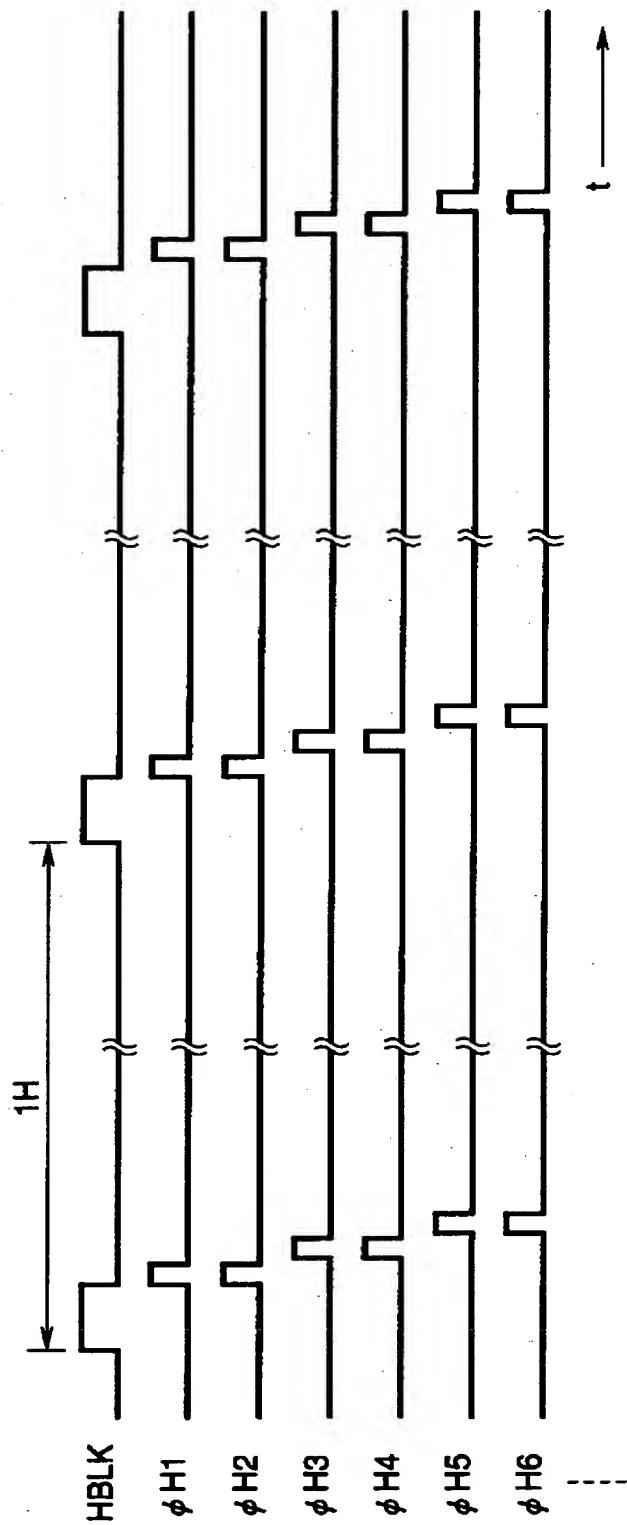
### 【図1】



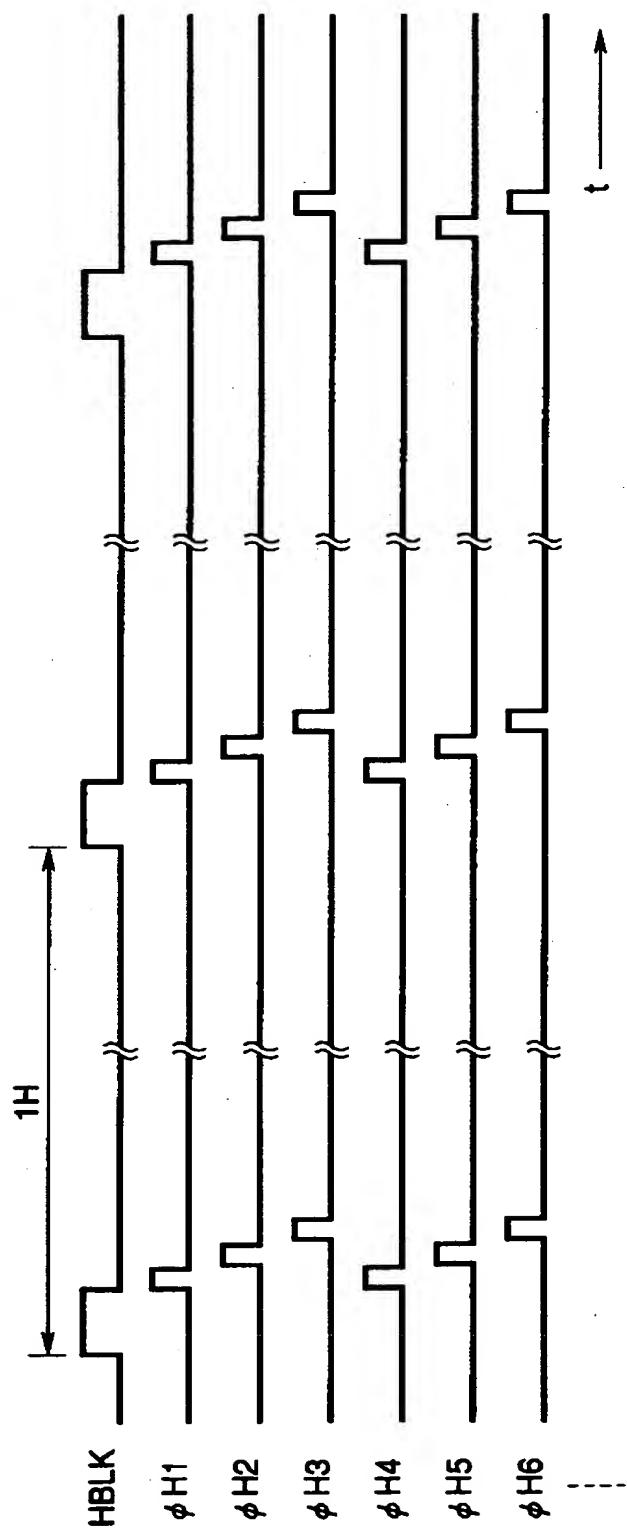
【図2】



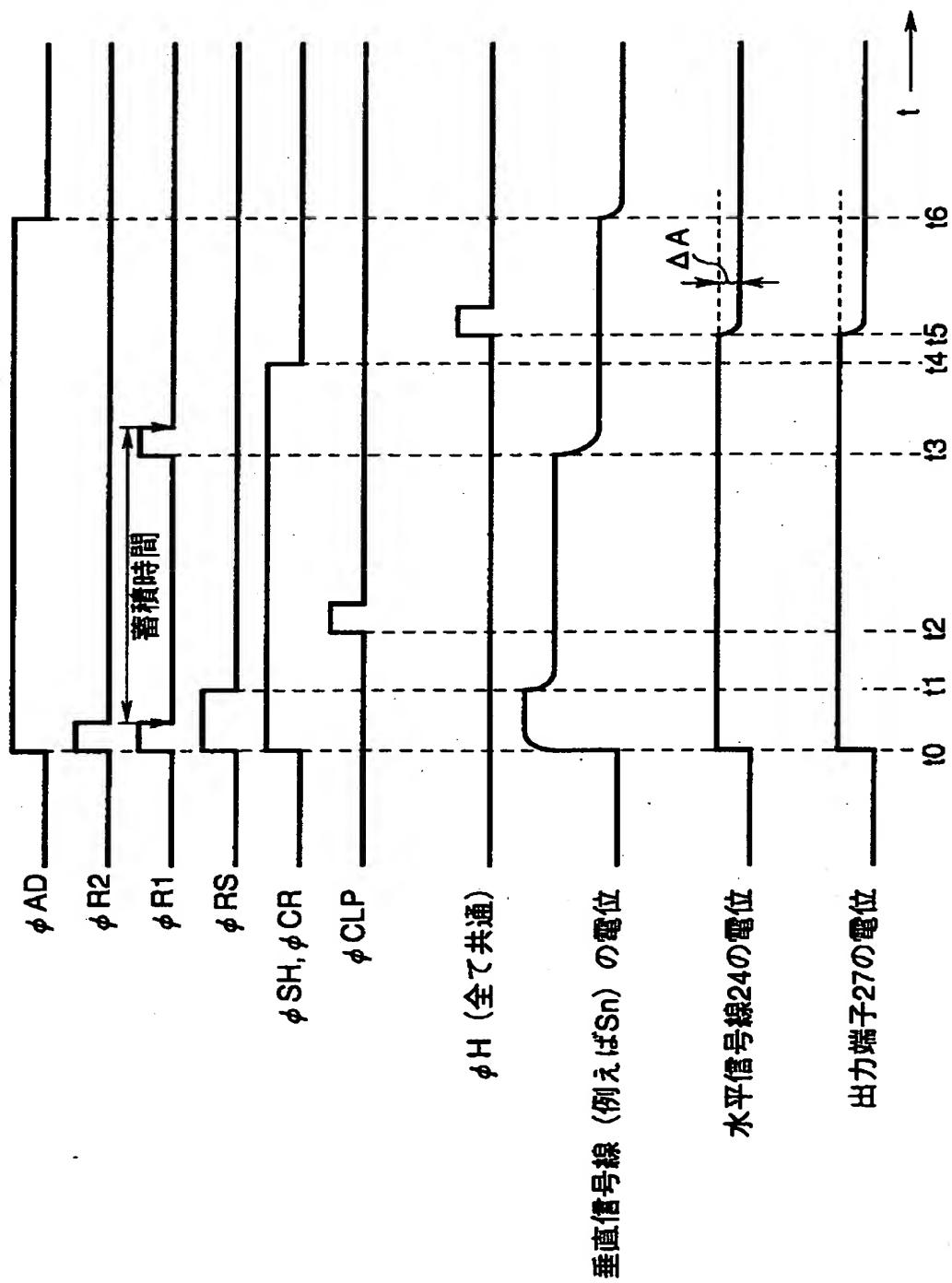
【図3】



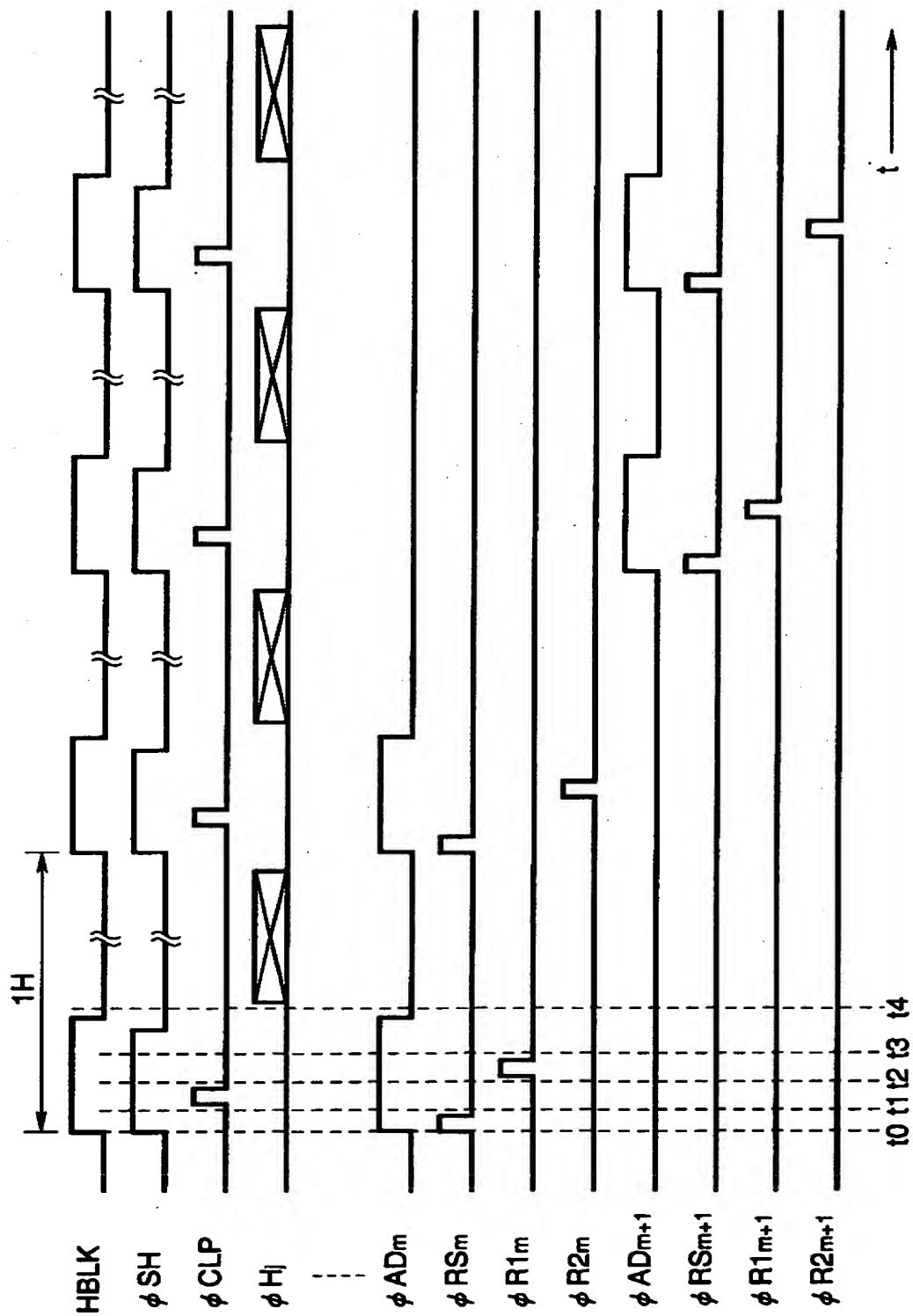
【図4】



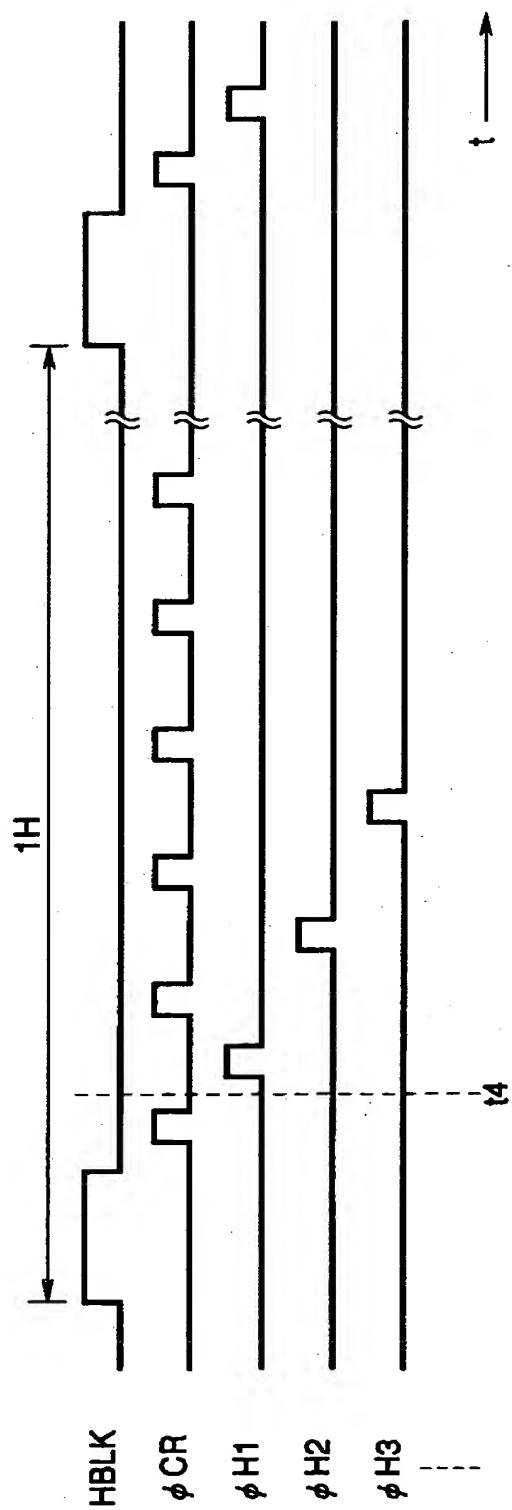
【図5】



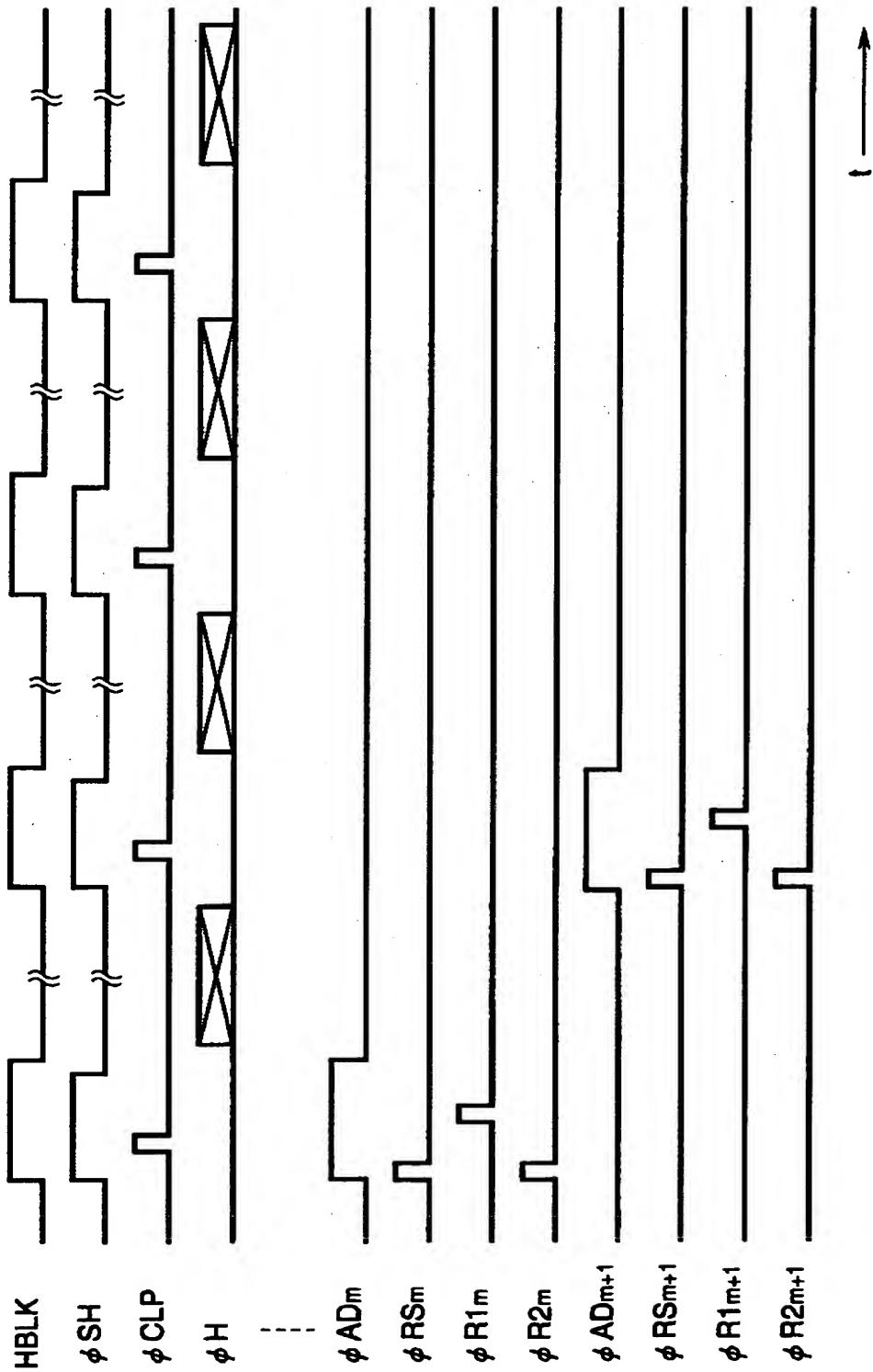
【図6】



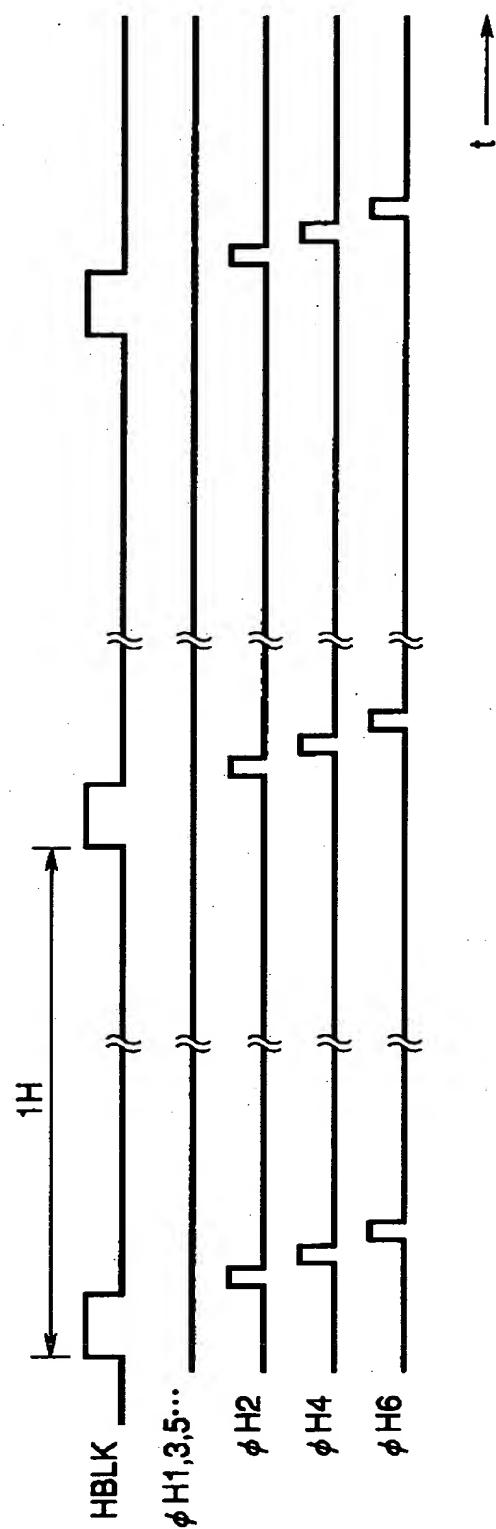
【図7】



【図8】



【図9】



【書類名】 要約書

【要約】

【課題】 S/N比の低下を招くことなく、高速読み出しを可能とする固体撮像装置を提供することを目的としている。

【解決手段】 単位セル毎に電位検出回路を設けた増幅型の固体撮像装置において、1つの単位セルP(i, j)の中に2つのフォトダイオード1-1, 1-2を配置し、高速駆動モード時に、これらのフォトダイオード1-1, 1-2に蓄積された電荷を、実質的に同一のタイミングで共通の電荷検出部3に移送し、各単位セルP(i, j)中で足し合わせ、この足し合わせた電荷を検出して読み出しを行うことを特徴としている。一定の技術水準の元では、読み出し速度とS/N比はトレードオフの関係となるが、2つのフォトダイオード1-1, 1-2から得た信号電荷を共通の電荷検出部3で足し合わせることにより、通常動作での感度をできるだけ損なわないようにしつつ、高速読み出しが可能となる。

【選択図】 図1

出願人履歴情報

識別番号 [000003078]

1. 変更年月日 1990年 8月22日

[変更理由] 新規登録

住 所 神奈川県川崎市幸区堀川町72番地

氏 名 株式会社東芝